

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ  
Харківський національний автомобільно-дорожній університет

“ЗАТВЕРДЖУЮ”

Потік (група) ЗРК

2015 - 2016 навчальний рік

декан Комп'ютерних технологій і мехатроніки  
(повна назва факультету)

професор Левтеров А.І.  
(підпис) (ПІБ декана)

“29” серпня 2015 року

**ДІАГНОСТИКА УСПІШНОСТІ НАВЧАННЯ З ДИСЦИПЛІНИ**

Мікропроцесорні пристрої

(назва навчальної дисципліни згідно навчального плану)

**підготовки**

Бакалавр з комп'ютерних систем управління рухомими об'єктами

(назва освітньо-кваліфікаційного рівня)

**галузі знань**

0.502 Автоматика та управління

(шифр і назва галузі знань)

**напряму підготовки**

6.050201 Системна інженерія

(шифр і назва напряму підготовки)

( шифр ПП10 )

(за ОПП чи № навчального плану)

**1.ОПИС НАВЧАЛЬНОЇ ДИСЦИПЛІНИ**

Найменування показників	Характеристика навчальної дисципліни
	<b>денна форма навчання</b>
<b>Кількість кредитів</b> - <u>6,5</u> <b>Кількість годин</b> - <u>234</u>	<u>нормативна</u> (нормативна, за вибором ВНЗ, за вибором студента)
<b>Семестр викладання дисципліни</b>	<u>5</u> (порядковий номер семестру)
<b>Вид контролю:</b>	<u>екзамен</u> (залік, екзамен)
<b>Розподіл часу:</b>	
- лекції (годин)	<u>36</u>
- практичні, семінарські (годин)	<u>36</u>
- лабораторні роботи (годин)	<u>72</u>
- самостійна робота студентів (годин)	<u>30</u>
- курсовий проект (годин)	
- курсова робота (годин)	<u>30</u>
- підготовка та складання екзамену (годин)	<u>30</u>
- розрахунково-графічна робота (контрольна робота)	

## ПИТАННЯ

1. Що таке МПС?
2. Що є узагальнюючим критерієм вибору структури МПС?
3. Які функціональні можливості необхідно врахувати при проектуванні МПС?
4. Які технічні особливості МПС?
5. Які конструктивні особливості МПС?
6. Чим відрізняються сучасні інформаційні управляючі радіоелектронні системи?
7. Яка система називається дуплексною?
8. Які розрізняють два типи МПС?
9. Яка роль датчиків в об'єкті управління?
10. Типи інформаційних потоків.
11. Зв'язок між багатофункціональними і спеціалізованими модулями.
12. Призначення модему.
13. Центральні завдання обробки МПС.
14. Основні способи побудови МПС.
15. Що повинні містити всі структури МПС для підвищення надійності?
16. Етапи проектування МПС.
17. Намалюйте графічну схему етапів проектування.
18. Структурний, програмний і логічний рівні і їх підрівні.
19. ТЗ і його розробка.
20. Системний етап проектування.
21. I етап проектування.
22. II етап проектування.
23. III етап проектування.
24. IV етап проектування.
25. V етап проектування.
26. Завдання, які вирішуються в процесі проектування.
27. Зобразіть структурну схему мікроконтролера.
28. Розробка апаратних засобів МПС.
29. Налаштування апаратних засобів МПС.
30. Розробка документації проекрованої МПС.
31. Типова структура мікропроцесора.
32. Структура обробної частини мікропроцесора.
33. Призначення мультиплексорів.
34. Структурна схема мікропроцесора.
35. Підходи до організації управління виконанням операцій.
36. Структура пристроїв управління мікропроцесора.
37. Структура мікропроцесора.
38. Типи мікропроцесорів.
39. Однокристальні мікропроцесори.
40. Сигнальні процесори.
41. Цифрові процесори обробки сигналів, їх особливості.
42. Інструментальні модулі мікропроцесорних систем.
43. Як здійснюється обмін даними між обчислювальним пристроєм і ядром МПС?
44. Основні прийоми комплексної налагодження МПС.
45. Логічні аналізатори та їх призначення.
46. Компоненти логічного аналізатора і принцип його роботи.
47. Параметри центрального процесора.
48. Дії, що виконуються центральним процесором.
49. Що являє собою пам'ять МПС?
50. Склад системної шини.
51. Компоненти, що входять до складу програмного забезпечення, необхідного для налагодження МПС.
52. Опишіть процес автономної налагодження.
53. Основні прийоми комплексної налагодження МПС.
54. Основні завдання проектування ПЗ та їх вирішення.
55. Функції приладів для розробки та налагодження МПС.
56. Структура комплексу діагностування МПС.
57. Генератори слів.
58. Прилади для автономної і комплексної налагодження МПС.
59. Принцип роботи логічного компаратора.

60. Способи підключення зовнішніх пристроїв.
61. Призначення редактора MultiEdit.
62. Визначення мов високого рівня.
63. Способи виявлення помилкових короткочасних сигналів і перешкод.
64. Елементи типової структури МПС.
65. Структура і основні технічні характеристики K1810.
66. Назвіть групи умовного позначення сигналів.
67. Логіка формування сигналів управління.
68. Перерахуйте висновки контролера шини K1810BG88.
69. Опишіть мінімум п'ять висновків контролера шини K1810BG88.
70. Відмінність на структурному рівні МПС на базі Intel +8088 від Intel 86.
71. Переваги Intel 88.
72. Які додаткові пристрої входять до складу структури i80186?
73. Характеристики i80186.
74. Зобразіть архітектуру мікропроцесора на базі Intel 186.
75. Перерахуйте гідності мікропроцесора на базі Intel 186.
76. Що складає основу архітектури i286.
77. Перерахуйте особливості проектування МПС на базі i286.
78. Блок-схема мікропроцесора i286.
79. Склад структури МПС i286.
80. Перерахувати сегментні регістри.
81. Спеціалізовані блоки мікропроцесора i386.
82. Блок попередньої вибірки команд і його стан очікування.
83. Подання сигналу скидання RESET.
84. Режими звернення CPU i386 до оперативної пам'яті, ОЗП, обчислювального пристрою?
85. Типи операцій з шиною.
86. Основні характеристики EISA 82350DT.
87. Основна відмінність шин i486 від i386.
88. Що таке VLB?
89. Мікропроцесор i386 і його характеристики.
90. Призначення сигналів передачі адрес A32-A2.
91. Опишіть стану кожного циклу шини.
92. Розшифруйте аббревіатури LD, LA, LU.
93. Призначення сигналів передачі даних D31-D0.
94. Призначення контролера 82385 в структурі МПС на основі i386.
95. Склад процесора Pentium.
96. Призначення шинного модуля.
97. Зміст внутрішньої кеш-пам'яті.
98. Особливості архітектури Pentium II.
99. Призначення технології ECC.
100. Процесори Intel Pentium 4 з підтримкою технології HT1.
101. Основні особливості мікропроцесора Pentium IV.
102. Основні параметри процесора Rise P6.
103. Основні параметри процесора C6 фірми IDT.
104. Обробка чисел, використовувана в процесорі Duron.
105. Основні параметри процесора K6-2.
106. Область використання технології гіперконвейерної обробки.
107. Склад пристрою випереджаючої вибірки команд.
108. Призначення двоступеневого пристрою декодування команд.
109. Види оперативної пам'яті.
110. Види кеш-пам'яті.
111. Час доступу, час відновлення і затримка.
112. Схема організації тривірневої кеш-пам'яті.
113. Методи звернення до пам'яті і їх опис.
114. Приклади синхронної пам'яті DRAM.
115. Способи збільшення швидкодії пам'яті.
116. Основні конфігурації системної пам'яті в МПС.
117. Схема структури 16-тіразрядної пам'яті.
118. Схема структури 32-тіразрядної пам'яті.
119. Що таке введення / висновки?
120. Чим характеризується інтерфейс з ізольованими шинами?

121. Способи передачі слів інформації.
122. Асинхронна послідовна передача даних.
123. Режими введення / виводу в МПС.
124. Паралельна передача даних між контролером і обчислювальним пристроєм.
125. Призначення адресуємого буферного регістра контролера.
126. Завдання апаратних засобів обробки переривання в процесорі.
127. Який вплив матиме переривання програми на вимогу обчислювального пристрою?
128. Що дає збереження програмним шляхом великого обсягу інформації про перерваної програмі?
129. Що починається після збереження вмісту регістрів процесора, використовуваних в підпрограмі?
130. Призначення організації системи переривань в мікроЕОМ з використанням векторів переривань.
131. Яка векторна система використовується в IBM-сумісних персональних комп'ютерах?
132. Що необхідно зробити для реалізації режиму прямого доступу до пам'яті?
133. Що дозволяє використовувати швидкодіючі зовнішні запам'ятовуючі пристрої?
134. Призначення блоку управління мікроконтролера сімейства MCS-51.
135. Склад блоку управління мікроконтролера сімейства MCS-51.
136. Призначення пристрою формування тимчасових інтервалів мікроконтролера сімейства MCS-51.
137. Призначення регістра керування споживанням мікроконтролера сімейства MCS-51.
138. Арифметико-логічний пристрій в мікроконтролері сімейства MCS-51.
139. Призначення пам'яті даних (ОЗП).
140. Призначення блоку інтерфейсу і переривань в мікроконтролері сімейства MCS-51.
141. Склад блоку інтерфейсу і переривань.
142. Групи мікроконтролерів PIC мікро по розрядності команд.
143. Основні особливості архітектури мікроконтролерів PIC мікро.
144. Види архітектури пам'яті.
145. Основні особливості архітектури 32-розрядних мікроконтролерів на базі загального ядра ARM7TDMI.
146. Вид архітектури ядра ARM7TDMI.
147. Що забезпечує наявність вбудованого контролера Flash-пам'яті в мікроконтролері серії Smart ARM?
148. Області використання мікроконтролерів Smart ARM і LPC214X.
149. Фірми промислового виробництва 64-бітових мікропроцесорів.
150. Основні особливості EPIC.
151. Виконуючі модулі і регістри Intel Itanium 2.
152. Виконуючі пристрою в PowerPC 970.
153. Відмінності нової архітектури AMD64 і конструкції процесорів Athlon 64.
154. Визначення ALPHA архітектури.
155. Незалежні функціональні блоки архітектури ALPHA 21164.
156. Використання системи на платформі ALPHA.
157. Основні характеристики 64-бітових мікропроцесорів.
158. Максимальне число команд в різних режимах Elbrus 3M.
159. Основи теорії Нейрона.
160. Що таке нейроподібні мережі?
161. Особливості процесора Neuromatrix L1879BM1.
162. Опис векторного процесора.
163. Операції множення з накопиченням в робочій матриці.
164. Порядок виконання перетворення даних.
165. Машинні команди нейропроцесорів.
166. Векторні команди нейропроцесорів.
167. Формат векторних скалярних команд нейропроцесорів.
168. Програми для нейропроцесорів і їх структура.
169. Які дані використовуються для введення даних?
170. Яким чином запускаються програми?
171. Програмне забезпечення для нейропроцесора і його вигляд.
172. Області застосування нейропроцесора.
173. Загальний опис нейропроцесорів.

