6.3 Розрахунок транзисторного регулятора напруги

6.3.1. Синтез схеми електричної принципової

У загальному випадку кінцевий варіант принципової електричної схеми регулятора напруги отримують в процесі розрахунку та підбору елементів.

Як вихідні дані на розробку РН розглядаються: рівень напруги, що регулюється (номінальна напруга борта $U_{\rm H}$); допустимий рівень пульсацій напруги спричинений дискретним регулюванням ΔU ; опір $r_{\rm O3}$ і індуктивність $L_{\rm O3}$ навантаження регулятора (обмотки збудження генератора); швидкісний діапазон обертання $n_{\rm X}$, $n_{\rm max}$, число фаз *m* та полюсів *p* генератора, що застосовується.

Схема електронного регулятора напруги складається з вимірювальної частини та вихідного каскаду. Якщо потрібно, схему доповнюють підсилюючими каскадами [1, 15, 18, 20]. Синтез схеми регулятора починають з вибору варіанта вимірювальної частини, виходячи із заданого рівня допустимих пульсацій напруги ΔU .

Якщо величина пульсацій складає 4...5% від рівня напруги, що регулюється, рекомендується обрати найпростіший варіант схеми з вимірювальним дільником напруги (рис. 6.3.1, а).



Рис. 6.3.1. Вимірювальна частина регуляторів напруги: а) за схемою вимірювального дільника; б) за схемою вимірювального моста

Якщо величина пульсацій ΔU не повинна перевищувати 4%, рекомендується обирати мостову схему (рис. 6.3.1, б) у вимірюва-

льну діагональ якої ввімкнений вхід транзистора VT1. Перевагою такої схеми є більша динамічна чутливість до вимірювання рівня напруги, що регулюється.

У реальних РН, для підвищення коефіцієнту передачі струму, схема вихідного каскаду виконують на двох транзисторах (див. рис. 6.1.2). Використання синфазного або протифазного включення транзисторів дозволяє одержати в схемі регулятора необхідний алгоритм керування струмом в обмотці збудження.

Використання схеми складеного транзистора (рис. 6.3.2, а), в порівнянні з каскадним варіантом, дозволяє підвищити коефіцієнт передачі струму $\beta = \beta_1 \beta_2 + \beta_2$ та позбавитись втрат потужності в навантаженні попереднього транзистора $R_{\rm K}$.



Рис. 6.3.2. Вихідні каскади регулятора напруги: а – за схемою складеного транзистора; б – паралельне включення транзисторів; в – з додатковим резистором

Крім того, складені транзистори можуть мати один технологічний корпус (транзистори Дарлігтона), що підвищує компактність монтажу та температурну стабільність режимів [4, 8, 18]. Недоліком такої схеми вихідного каскаду є підвищене падіння напруги на відкритому складеному транзисторі і, як наслідок цього, – підвищення частоти початку віддачі потужності генератором.

Паралельне включення транзисторів (рис. 6.3.2, б) дозволяє знизити опір вихідного каскаду за рахунок паралельного включення колекторних кіл. Це приводить до збільшення максимального значення струму в обмотці збудження і дозволяє використовувати транзистори меншої потужності. Разом з цим, таке включення транзисторів призводить до зменшення вхідного опору вихідного каскаду та зростанню ємності спільного колекторного переходу. Цей варіант вихідного каскаду рекомендується використовувати в регуляторах, працюючих з генераторами, опір обмоток збудження яких становить менше 4 Ом.

Для забезпечення необхідної структури регулювання струму збудження (див. рис. 3.3.2, б), паралельно вихідному транзистору регулятора підключають додатковий резистор $R_{\rm A}$ (рис. 6.3.2, в).

6.3.2. Розрахунок параметрів та вибір елементів схеми

Дискретне регулювання струму в обмотці збудження передбачає роботу схеми регулятора в двох ключових станах, при яких вихідний транзистор знаходиться або в режимі насичення (відчинений стан), або в режимі відсічки (зачинений стан). При цьому миттєве значення напруги, виробленої генератором, змінюється від напруги спрацьовування U_c до напруги повернення U_n

$$U_{\rm c} = 0.5\Delta U + U_{\rm H}, \qquad U_{\rm n} = U_{\rm c} - \Delta U. \qquad (6.3.1)$$

Розрахунок та добір елементів схеми транзисторного регулятора напруги виконують так, як описано нижче [4, 18].

1. Вибирають тип вихідного транзистора виходячи з умов

$$U_{\rm KE.max} > 2U_{\rm H}$$
, $I_{\rm K.max} > 1,5U_{\rm H} / r_{\rm O3}$, (6.3.2)

де U_{KE.·max}, I_{K.max} – допустимі значення напруги та струму на виході транзистора що підбирається.

2. Визначають інваріантні параметри виконавчого транзистора в насиченому стані згідно (1.124) та зворотний струм колекторного переходу I_{κ_0} (див. рис. 6.1.4).

3. Розраховують режим виконавчого транзистора згідно зі схемою заміщення (рис. 6.3.3, б)



Рис. 6.3.3. Вихідний каскад регулятора напруги: а – схема електрична принципова; б – схема заміщення в режимі насичення транзистора

Стум бази визначають з урахуванням рекомендованого ступеню насичення (для виконавчого транзистора s = 1, 2...1, 5)

$$I_{\rm K} = \frac{U_{\rm c}}{r_{\rm O3} + r_{\rm KH}}, \qquad I_{\rm B} = s \frac{I_{\rm K}}{\beta}, \qquad (6.3.3)$$
$$U_{\rm EE} = U_{\rm B0} + I_{\rm B} r_{\rm EH}, \qquad U_{\rm KE} = I_{\rm K} r_{\rm KH},$$

У випадку паралельного включення транзисторів вихідного каскаду, враховують їх еквівалентний вхідний та вихідний опір

$$I_{\rm K} = \frac{U_{\rm c}}{r_{\rm O3} + 0.5r_{\rm KH}} , \qquad U_{\rm BE} = U_{\rm B0} + 0.5r_{\rm BH}I_{\rm B} . \qquad (6.3.4)$$

З метою поліпшення термостабільності характеристики (виключення впливу зворотного струму колектору) та підвищення електричної міцності колекторного переходу вихідного транзистора в зачиненому стані, його емітерний перехід шунтують резистором $R_{\rm 5E}$, величина якого визначається через параметри постійного струму транзистора (4.3.1). Для забезпечення заданого режиму транзистора визначають величину опору обмежуючого резистора, який є одночасно і колекторним навантаженням попереднього каскаду

$$R_{\rm K} = \frac{U_{\rm c} - U_{\rm EE}}{I_{\rm E} + I_{\rm EE}},\tag{6.3.5}$$

де $I_{\text{БЕ}} = U_{\text{БЕ}} / R_{\text{БЕ}}$ - струм через шунтуючий резистор.

4. Обирають тип стабілітрона VD1 і транзистора вимірювальної частини VT1 на підставі співвідношень

$$U_{P} \approx 0.5U_{H}, \qquad I_{ct.min} \geq \frac{I_{K1max}}{\beta_{1}}, \qquad U_{K1.max} > 2U_{H}, \qquad I_{K1.max} \geq I_{ct.max}, \quad (6.3.6)$$

де U_P – напруга пробою стабілітрона,

*I*_{ст.min}, *I*_{ст.max}– мінімальний та максимальний струм стабілізації стабілітрона.

5. Перевіряють необхідність застосування підсилюючого каскаду. Для схеми з вимірювальним дільником перевіряють умову $I_{\rm 5} < I_{\rm K1.max}$. Якщо умова виконується, підсилювач не потрібен. Якщо умова не виконується, до схеми додають синфазний каскад підсилювання (рис. 6.3.4).



Рис. 6.3.4 Схема електрична принципова регулятору напруги з вимірювальним дільником

Передаточний коефіцієнт підсилюючого каскаду для наведеної схеми визначають за умовою $\beta_{\Pi} > I_{5} / I_{K1max}$.

У схемі з вимірювальним мостом (рис. 6.3.5) введення додаткових каскадів забезпечує протифазну роботу вхідного VT1 та вихідного VT4 транзисторів.



Рис. 6.3.5 Схема електрична принципова регулятору напруги з вимірювальним мостом

Поряд з цим додаткові каскади виконують функцію ключового підсилювача. Коефіцієнт передачі струму для такої схеми визначають за умовою $\beta_{\Pi} > 1, 2I_{E} / I_{CT.max}$.

6. Розраховують режими транзисторів підсилюючих каскадів. Транзистор VT2 синфазного каскаду (рис. 6.3.4) розраховують на навантаження R_4 . Враховуючи що $I_{E2} = I_{E3} + I_{EE}$

$$I_{52} = \frac{I_{E2}}{\beta_2 + 1}, \qquad U_{5E2} = U_{502} + I_{52}r_{5H2}, \qquad U_{52} = U_{5E2} + U_{5E3},$$

$$I_{K2} = I_{E2} - I_{52}, \qquad U_{KE2} = I_{K2}r_{KH2}, \quad R_4 = \frac{U_c - U_{KE2} - U_{5E3}}{I_{K2}}$$
(6.3.7)

Режим транзистору VT3 протифазного каскаду (рис. 6.3.5) визначають припускаючи, що він повністю відчинений коли VT2 - зачинений

$$I_{\rm K3} = \frac{U_{\rm c}}{R_{\rm K} + \frac{R_{\rm EE}r_{\rm KH3}}{R_{\rm EE} + r_{\rm KH3}}}, \qquad I_{\rm E3} = s_3 \frac{I_{\rm K3}}{\beta_3},$$

$$U_{\rm E43} = U_{\rm E03} + I_{\rm E3}r_{\rm EH3}, \qquad U_{\rm K23} = I_{\rm K3}r_{\rm KH3},$$
(6.3.8)

Синфазний транзистор VT2 (рис. 6.3.5), розраховують на навантаження R_5 . Враховуючи що $I_{_{K2}} = I_{_{53}}$

$$I_{\rm E2} = s_2 \frac{I_{\rm K2}}{\beta_2}, \qquad U_{\rm E2} = U_{\rm E02} + I_{\rm E2} r_{\rm EH2}, \qquad U_{\rm E2} = U_{\rm \pi} - U_{\rm EE2},$$

$$U_{\rm E2} = U_{\rm \pi} + U_{\rm EE2}, \qquad U_{\rm KE2} = I_{\rm K2} r_{\rm KH2}, \quad R_5 = \frac{U_{\rm \pi} - U_{\rm KE2} - U_{\rm EE3}}{I_{\rm K2}}.$$
(6.3.9)

Після розрахунку режимів транзисторів каскади перевіряються за умовами переключення транзисторів. Для синфазного включення (див. рис. 6.3.4) повинна виконуватися умова зачиненого стану попереднього транзистора *VT*2

$$I_{\rm K02}R_{\rm EE} < U_{\rm E03}. \tag{6.3.10}$$

Для протифазного (рис. 6.3.5), перевіряється умова зачиненого стану послідуючого транзистора *VT*4 в разі відчиненого стану *VT*3

$$I_{\rm K3}r_{\rm KH3} = U_{\rm KE3} < U_{\rm B04}. \tag{6.3.11}$$

Якщо умови не виконуються, обирають транзистори з задовільними параметрами або додають в коло бази виконавчого транзистору діод (додатковий потенційний бар'єр).

7. Згідно схемам заміщення (рис. 6.3.6) розраховують вимірювальну частину регулятора у двох станах схеми: при напрузі спрацьовування U_c , коли стабілітрон VD1 знаходиться на межі відпирання і при напрузі повернення U_n , коли стабілітрон перебуває на межі зачинення.



Рис. 6.3.6. Схеми заміщення вимірювальної частини регулятора напруги: а – з вимірювальним дільником; б – з вимірювальним мостом

На схемах позначено: r_{cr} – диференціальний опір стабілітрона на робочій ділянці характеристики; джерела напруги разом з вентилями заміщують потенційні бар'єри *p-n* переходів напівпровідникових приладів. Приймаючи до уваги другу умову (6.3.7), в розрахункових схемах для стану повернення, транзистор *VT*1 розглядається як насичений. В наведених схемах враховується опір кола додатного зворотного зв'язку R_Z .

На основі законів Кірхгофа та Ома для наведених схем заміщення складають системи рівнянь. Для схеми вимірювального дільника (рис. 6.3.6, а) задають струм дільника $I_2 = 4I_{\text{ст.min}}$ та розв'язують системи рівнянь:

$$\begin{cases} U_{c} = I_{2}R_{2} + (I_{cr.min} + I_{2})R_{1}, \\ U_{c} = U_{p} + I_{cr.min}R_{3} + R_{1}(I_{cr.min} + I_{2}), \\ U_{501} = I_{cr.min}R_{3}, \\ I_{1} = I_{cr.min} + I_{2}, \end{cases}$$
(6.3.12)
$$\begin{cases} U_{501} = I_{3}R_{3} - r_{51}I_{51}(\frac{1}{2} + 1), \end{cases}$$

$$\begin{bmatrix}
 U_{\text{B01}} = I_{3}'R_{3} - r_{\text{E1}}I_{\text{K1}}(\frac{1}{\beta_{1}} + 1), \\
 I_{1}' = I_{2}' + I_{\text{cr.min}}, \\
 I_{Z} = \frac{I_{\text{K1}}}{\beta_{1}} + I_{3}' - I_{\text{cr.min}}, \\
 U_{\pi} = (I_{2}' + I_{\text{cr.min}})R_{1} + I_{2}'R_{2}, \\
 U_{\pi} = I_{Z}R_{Z} + I_{3}'R_{3}, \\
 U_{\pi} = I_{\text{K1}}(R_{\text{K}} + r_{\text{KH1}}),
 \end{cases}$$
(6.3.13)

де $r_{\rm E1}$ – опір області емітера вхідного транзистора VT1.

З першої групи рівнянь (6.3.12) для стану U_c визначають опори резисторів R_1 , R_2 , R_3 і струм I_1 у верхньому плечі дільника напруги. Друга група рівнянь (6.3.13), яка описує стан схеми при напрузі $U_{п}$, дозволяє визначити опір резистора зворотного зв'язку R_Z і струми у колах для відповідного стану схеми $I'_1, I'_2, I'_3, I_{K1}I_Z$.

Для вимірювального моста (рис. 6.3.6, б) рівняння, які описують стани схеми, також дозволяють одержати значення опорів резисторів та струмові режими кіл:

Система рівнянь (6.3.14) дає можливість знайти значення опорів пліч моста R_1 , R_2 , R_3 . Із рівнянь (6.3.15) можна визначити опори R_4 , R_Z , і струми у колах I'_2 , I'_3 .

$$\begin{cases} U_{\text{501}} = I_{\text{cr.min}} (R_3 - R_1), \\ U_{\text{c}} = I_{\text{cr.min}} (R_1 + R_2), \\ U_{\text{c}} = U_P + I_{\text{cr.min}} R_3, \end{cases}$$
(6.3.14)

$$\begin{cases}
U_{cr} = U_{P} + r_{cr} \left[I_{K1} \left(\frac{\beta_{1} + 1}{\beta_{1}} \right) + I_{3}' \right], \\
U_{n} = I_{3}'R_{3} + U_{cr}, \\
U_{E2} = I_{K1}(R_{4} + r_{KH1}) + U_{cr}, \\
U_{E01} = I_{2}'R_{2} - U_{cr} - r_{E1}I_{K1} \left(\frac{\beta_{1} + 1}{\beta_{1}} \right), \\
U_{n} = I_{2}'R_{2} + \left(I_{2}' + \frac{I_{K1}}{\beta_{1}} \right) \left(\frac{R_{Z}R_{1}}{R_{Z} + R_{1}} \right),
\end{cases}$$
(6.3.15)

де U_{52} – потенціал бази транзистора VT2 відносно корпуса. На основі законів Ома і Кірхгофа згідно рис. 6.3.5, б знаходять струми I_z, I'_1 .

1

$$I_{1}' = \frac{U_{\pi} - I_{2}'R_{2}}{R_{1}}, \qquad I_{Z} = \frac{U_{\pi} - I_{2}'R_{2}}{R_{Z}} \qquad (6.3.16)$$

8. Визначають номінальні параметри резисторів схеми. При визначенні розрахункових значень потужності, в формулу (6.1.1) підставляють найбільше значення струму через резистор.

9. Визначають ємність конденсатора зворотного зв'язку C_Z для найбільш несприятливого режиму переключення вихідного транзистора. Цей режим має місце під час мінімальної шпаруватості $\gamma = 0,9$ та частоти регулювання напруги $f_{\min} = 20\Gamma$ ц. Враховуючи це, ємність конденсатора визначають за виразом

$$C_{z} = \frac{1 - \gamma}{f_{\min} R_{1} + R_{2}}.$$
 (6.3.17)

Номінальні значення ємності обирають найближчими до менших за шкалою ряду *E*12.

10. Розраховують фільтр, що згладжує пульсації δU , спричинені багатофазним випрямлячем генератору (тільки для вимірювальної частини, виконаної за схемою дільника напруги). Спочатку перевіряється умова за рівнями пульсацій $\delta U < \Delta U$

$$0,023mU_{\rm H} < (U_{\rm c} - U_{\rm n}) . \tag{6.3.18}$$

Якщо умова (6.3.18) не задовольняється, розраховують індуктивність фільтра (див. схему рис. 3.3.10) згідно формулі (3.3.40) для середніх обертів генератора

$$L_{\phi} = R_{1} + R_{2} \ 10^{-3} \sqrt{\left(\frac{0.023mU_{\rm H}}{U_{\rm c} - U_{\rm n}}\right)^{2} - \frac{60}{mp} \ n_{\rm X} + n_{\rm max}} .$$
(6.3.19)

Якщо за результатами розрахунків індуктивність дроселя складає $L_{\phi} > 0,01$ Гн, використовувати дросель недоцільно через його невиправдані габаритні параметри. В цьому випадку обирають ємнісний фільтр. Величину ємності конденсатора C_{ϕ} розраховують згідно (3.3.41)

$$C_{\Phi} = \frac{2,07U_{\rm H}}{R_{\rm I}mp \ n_{\rm X} + n_{\rm max} \ U_{\rm c} - U_{\rm n}}.$$
 (6.3.20)

Номінальне значення ємності конденсатора обирають як найближче більше за шкалою номіналів ряду *Е*6.

6.2.3. Оптимізація параметрів схеми за допомогою машинного моделювання

Перевірочний розрахунок та уточнення параметрів елементів схеми електронного регулятора напруги, отриманих за результатами попереднього розрахунку, доцільно виконувати за допомогою прикладних програм. Розглянемо методику оптимізації схеми в пакеті прикладних програм «PROTEUS».

1. У програмі моделюють електричну принципову схему регулятора (рис. 6.3.4). З кола зворотного зв'язку виключають (замикають) конденсатор C_Z , а з вимірювальної частини схеми – елемент фільтру. Активні елементи схеми обирають з каталогів програми. Пасивним елементам надають значення параметрів відповідно до обраних номіналів за шкалами стандартизованих рядів. В коло бази транзистора вимірювальної частини регулятора і обмотки збудження додають контрольні амперметри.

2. Бортову мережу задають джерелом напруги постійного стуму з напругою, що дорівнює номінальному значенню $U_{\rm H}$. У якості обмотки збудження (навантаження вихідного транзистора) підключають резистивний еквівалент з опором, що дорівнює r_{03} .

3. Змінюють величину напруги живлення в межах пульсації регулювання $U_c...U_n$, реєструючи показання амперметрів, які свідчать про перехід схеми регулятора з одного ключового стану до іншого.

4. У випадку непрацездатності схеми коректують опори резисторів *R*1, *R*2 та вибирають їх нові значення за шкалами номіналів або шляхом комбінації підключень декількох резисторів з необхідним еквівалентним опором.

5. Якщо не вдається досягти ключових станів схеми за допомогою підбору опорів *R*1, *R*2, переходять до каскадної оптимізації параметрів резистивних елементів схеми. Для цього вмикають контрольні амперметри в базові та колекторні кола транзисторів всіх каскадів. Послідовним коректуванням номіналів резисторів, починаючи з вихідного каскаду, добиваються ключової роботи кожного транзистора.

6. Якщо не вдається досягти заданих значень пульсацій ΔU , до схеми вимірювальної частини додають коло від'ємного зворотного зв'язку *R*4, *VD*2 (див. схему рис. 3.3.10).

7. Кінцевим етапом статичного розрахунку є визначення дійсних значень напруги спрацьовування U_c та повернення U_n , що забезпечують роботу схеми з поновленими значеннями опорів резисторів вимірювального кола.

8. Моделюють роботу регулятора в динамічному режимі. Для цього відновлюють конденсатор зворотного зв'язку C_Z , додають до кола збудження індуктивну складову $L1 = L_{03}$, а до кола живлення змінну складову напруги. Підключають осцилограф, як показано на рис. 6.3.7, а та спостерігають за періодичною зміною напруги на колекторі вихідного транзистору (рис. 6.3.7, б, в).

9. За допомогою осцилографа переконуються в працездатності регулятора та вимірюють амплітуду викидів напруги u_K (рис.6.3.6,б) що спричинені перехідними процесами в індуктивному навантаженні.



Рис. 6.3.7. Моделювання роботи схеми регулятора напруги в динамічному режимі: а – схема підключень; б, в – осцилограми напруги на колекторі виконавчого транзистора

Якщо значення $u_{\rm K} > U_{\rm K.max}$, обмотку збудження треба зашунтувати діодом VD2 (рис. 6.3.7, а). Параметри діода підбирають за умовами: $U_{\rm VD} > 1,5...2 \ u_{\rm K}, \ I_{\rm VD} > 0,25I_{3.max}$. Після підключення діода впевнюються, що викиди $u_{\rm K}$ зникли (рис. 6.3.7, в).

6.3.4. Енергетичний розрахунок та оцінка температурної стабільності

Енергетичний розрахунок регулятора напруги полягає у визначенні його ККД (б.1.6). Максимальні втрати та мінімальний ККД мають місце при обертах холостого ходу, коли вихідний транзистор знаходиться у відчиненому стані. Корисна потужність на виході регулятора, яка виділяється в обмотці збудження

$$P_{\rm O3} = \frac{U_{\rm H} - \Delta U_{\rm PH}^{2}}{r_{\rm O3}}, \qquad (6.3.21)$$

де $\Delta U_{\rm PH} = I_{\rm K} r_{\rm KH}$ - падіння напруги на виконавчому транзисторі.

Втрати потужності в елементах схеми регулятора визначають при напрузі спрацьовування (потужність розсіюється тільки в елементах через які утворюється струм за обраним станом)

$$\Delta P_{\rm PH} = \sum P_{\rm VD} + \sum P_{\rm R} + \sum P_{\rm VT}, \qquad (6.3.22)$$

де *P_{VT}*, *P_{VD}*, *P_R* – розсіювання потужності відповідно транзисторами, стабілітронами, резисторами.

Для схеми (рис. 6.3.4, а) сумарні втрати потужності на елементах визначають так

$$\sum P_{R} = I_{1}^{2}R_{1} + I_{2}^{2}R_{2} + I_{3}^{2}R_{3} + I_{52}^{2}R_{K} + I_{K2}^{2}R_{4} + I_{5E}^{2}R_{5E}$$

$$\sum P_{VT} = I_{52}^{2}r_{5H2} + I_{K2}^{2}r_{KH2} + I_{53}^{2}r_{5H3} + I_{K3}^{2}r_{KH3} \qquad (6.3.23)$$

$$\sum P_{VD} = I_{cr}^{2} m_{in}r_{cr}$$

Коефіцієнт корисної дії регулятора напруги визначається відношенням корисної потужності, що витрачається на створення магнітного потоку обмоткою збудження, до загальної потужності, яка потребується.

$$\eta_{\rm PH} = \frac{P_{\rm O3}}{P_{\rm O3} + \Delta P_{\rm PH}}.$$
 (6.3.24)

Характеристики напівпровідникових приладів залежать від температури. Зміна температури приладів може бути викликана як зовнішніми, так і внутрішніми джерелам тепла. Тепловий розрахунок електронного регулятора полягає у визначенні температурного режиму його елементів й умов охолодження. Практично, зниження температури елементів (напівпровідникових приладів) досягають шляхом використання більш потужних транзисторів (діодів) або застосування радіатора.

Температурну стабільність електронного регулятора напруги перевіряють таким чином. Для схеми вимірювальної частини регулятора складають вирази щодо визначення напруги спрацьовування $U_{\rm C}$ і повернення U_{Π} через параметри напівпровідникових приладів [4]. Наприклад, для схеми з вимірювальним дільником (рис. 6.3.4) можна записати

$$U_{c} = U_{P} + U_{E01} + R_{1} I_{cr.min} + I_{2} ,$$

$$(6.3.25)$$

$$U_{\pi} = U_{P} + U_{E01} + r_{E1} I_{cr.min} + I_{Z} - I'_{3} \beta_{1} + 1 + I'_{1}R_{1}.$$

Для схеми з вимірювальним мостом (див. рис. 6.3.5)

$$U_{c} = R_{1}I_{cr.min} + U_{P} + U_{b01},$$

$$(6.3.26)$$

$$U_{\pi} = I_{1}'R_{1} + U_{b01} + U_{cr} + r_{E1} I_{Z} + I_{1}' - I_{2}' \beta_{1} + 1.$$

В записані вирази додають температурні члени згідно з формулами (3.3.42)...(3.3.44) й підставляють числові значення параметрів, що отримані за результатами статичного розрахунку. Від одержаних виразів беруть похідну по температурі і підставляють у формулу (3.3.45) для визначення параметру термостабільності. За значенням параметру k_t роблять висновок про термостабільність регулятора. Якщо k_t знаходиться в інтервалі значень $-0,01 < k_t \le 0$, термостабільність регулятора вважають задовільною. Якщо ця умова не виконується, то, по-перше, вибирають стабілітрон VD1 і транзистор VT1 з задовільними значеннями температурних коефіцієнтів; по-друге, змінюють співвідношення вимірювальних плечей R1/R2; по-третє, в схему регулятора додають елементи термокомпенсації.